

集成开关控制及状态监测功能的一体化智能单元研制

白申义, 李 刚, 王晓锋, 樊占峰, 杨 超

(许继电气股份有限公司, 河南 许昌 461000)

摘要: 适应智能变电站一次设备智能化的迅速发展和满足未来变电站设备“集成化智能设备+一体化业务系统”的技术特征, 研制了一体化高压开关综合智能单元。根据功能集成及融合划分, 把开关控制器 IED、选相合闸 IED 及状态监测 IED 整合为集成开关控制及状态监测功能的一体化智能组件, 结合一体化高压开关综合智能单元的就地运行情况, 从装置机箱设计、软硬件设计和关键技术实现等方面进行了研究, 采用多 CPU 交互技术, 实现开关智能控制、选相合闸、状态监测等功能。经过测试和试验, 开关综合智能单元功能、性能、指标都完全满足预期要求。

关键词: 开关综合智能单元; 多 CPU 交互; 智能控制; 状态监测; 选相合闸

Development of Integrated Intelligent Unit with the Functions of Switch Control and State Monitoring

BAI Shenyi, LI Gang, WANG Xiaofeng, FAN Zhanfeng, YANG Chao

(XJ Electric Co., Ltd., Henan Xuchang 461000, China)

Abstract: An integrated intelligent unit of high voltage switchgear was developed to adapt to the rapid development of equipment intelligentization for intelligent substation and meet the technical characteristics of the ‘integrated intelligent equipment + integrated service system’ for future substation equipment. Switch controller IED, phase-selected closing IED and state monitoring IED were integrated into an integrated intelligent component with the functions of switch control and state monitoring according to the classification of function integration and fusion. The designs of device case, software and hardware, as well as the implementation of key technology, were analyzed considering the on-site operation of the integrated intelligent unit of high voltage switch, and the multiple CPU interaction technology was adopted to realize the functions of intelligent switch control, phase-selected closing and state monitoring. Test and measurement demonstrated that this integrated intelligent unit meets the expected requirements in terms of function, performance and technical indexes.

Key words: integrated intelligent unit of switch; multiple CPU interaction; intelligent control; state monitoring; phase-selected closing

0 引言

国内的高压设备制造商和系统厂家都已经有技术成熟的开关控制器 IED 产品, 主要代表有许继生产的 DBU-816 智能终端, 国电南瑞生产的 NSR351D 智能终端, 南瑞继保生产的 PCS-222C 智能操作箱^[1], 这些产品都是支持实时 GOOSE 通信, 通过与保护测控等装置相配合实现对断路器、开关

的分合控制, 同时采集断路器、开关等一次设备的开关量信号, 主要完成开关的位置采集和控制功能, 但都未集成对开关的状态监测功能和选相合闸功能, 与开关的集成度和融合度远远不够。

高压一次设备在线状态监测系统, 能及时了解设备的工作状态、缺陷的部位, 并根据历史运行的数据进行趋势判断, 为检修提供实时准确的依据, 减少过早或不必要的停电试验和检修, 减少维护工作量, 降低维修费用, 提高检修的针对性, 可显著提高电力系统可靠性和经济性, 文[2]提出了一种智能

变电站断路器状态监测方案,并研制出 DSM-801 状态监测 IED,文[3]研制的智能变电站断路器状态监测 IED 能够实现断路器在线监测信号的采集、分析、处理和传输,并且已经在华北电网虹桥 220 kV 变电站正式运行,但这些状态监测 IED 也都是单独实现断路器的状态监测功能,也并未集成开关控制功能。

选相合闸 IED 对于提高断路器的寿命以及电力系统的稳定性具有显著的作用,文[4]对智能变电站中断路器选相控制技术的研究进行了研究,提出了选相控制功能实现不同的两种模式,目前,市场上并无此类 IED 的具体供货情况,但是一次设备厂家已对其功能表现出了巨大的兴趣。

综上所述,随着智能电网的快速发展与推进和智能一次设备相关标准的出台,开关的控制及开关量采集由开关控制器 IED 设备完成,监测功能由状态监测 IED 设备完成,功能单一,完成不同功能就需要配置不同的设备和系统,在组屏过程中,设备较多,综合看屏内设计拥挤,运行不经济,硬件配置重复,二次设备集成度低,无法完全适应电网对实现“大运行”、“大检修”和控制保护设备标准化、规范化需求。

随着二次设备智能化技术的快速发展,一体化、集成化是目前智能变电站设备发展的大趋势,未来变电站设备将具备“集成化智能设备+一体化业务系统”的技术特征,既继承控制系统可靠、灵活等传统优点,又强化全系统信息的综合应用。由于目前二次设备厂家并无集成度高的开关控制及状态监测智能组件问世,因此研究集成开关控制 IED,选相合闸 IED 和断路器状态监测 IED 功能的一体化高压开关综合智能单元尤为必要,笔者从装置机箱设计、应用、数据信息、软硬件集成及关键技术实现等方面进行研究和分析。一体化开关综合智能单元的研制可以提高二次设备集成度、减少硬件数量、节省成本,更有效利用数据共享及硬件资源,完成集中功能^[9],促进变电站向更高程度智能化发展。

1 功能集成及融合

根据新一代智能变电站关键设备及关键技术实施方案和信息流方案^[9],针对高压开关设备,要求开关控制器及机械状态监测 IED 和测量 IED 集成,见图 1,并且定义的安装位置为户外柜或预制舱,开关控制器 IED 提供控制和开关量信号,控制对象为断路器和开关,通讯协议是 GOOSE,测量 IED 和机械 IED 提供状态监测类信息通讯协议是 MMS;为满

足新一代智能变电站对产品的要求,结合目前已有的开关控制 IED、断路器机构状态监测 IED 产品功能,开发一体化高压开关综合智能单元装置。功能示意图图 2。

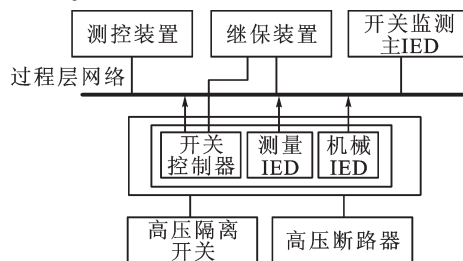


图 1 高压开关智能化 IED 集成图

Fig. 1 High voltage switch intelligent IED integrated graph

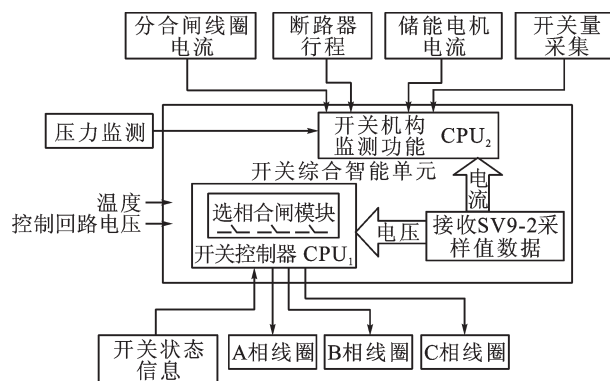


图 2 高压开关综合智能单元功能示意图

Fig. 2 Functional diagram of high voltage switch integrated intelligent unit

采用双 CPU 控制模式设计,CPU₁ 用于实现开关控制器及选相合闸功能,CPU₂ 实现状态监测类功能,双 CPU 之间通过一个 NTX 通讯插件来实现内部通信和数据交换,为相关功能实现提供数据支持。一体化高压开关综合智能单元主要完成以下功能:

1)通过 GOOSE 服务,可用一台装置实现一台断路器和多达 8 个开关的开关控制和状态监视功能。在网络通讯上,支持 GOOSE 点对点口,并具有两个可支持双网功能的组网口,配置灵活多样,充分满足工程上对开关控制功能的需求。

2)具有选相合闸功能,在接收到测控合闸命令时,通过装置接收到的 SV9-2 采样值数据报文,并通过该报文中携带的当前系统电量信息计算出最佳合闸时刻,控制断路器在电压零点附近合闸。同时装置设有选相合闸硬压板,当硬压板未投入时,测控合闸命令直接出口;当投入选相合闸硬压板后,测控合闸命令需经过选相合闸模块计算合适的合闸时间完成合闸,合闸延时小于 20 ms。同时装置

设置定点合闸延时修正定值,用于根据断路器的实际动作时间修正装置的出口时间。

3)开关机构监测功能具备对分合闸线圈电流数据采集并记录波形(通过每次分合闸线圈的电流启动特征,记录分析分合闸线圈的启动时刻、结束时刻和分合闸时间)、触头行程数据采集和波形记录(用于分合闸速度的计算)、储能电机运行监测(用于计算电机的启动时刻、结束时刻和运行时间统计)、压力监测(采集液压机构压力值,实时监测机构压力变化,并根据所设报警阈值,给出报警信号)、触头烧损计算(用于断路器单次电寿命统计和累积电寿命统计)、开关动作次数统计等功能,同时支持对监测参量的数据进行分析、对运行数据异常进行告警、重要参量的数据录波、装置自检等功能^[7-8],且满足智能变电站基于 IEC 61850 通讯的要求。

一体化高压开关综合智能单元模式经济性更

加突出,实施该集成化方案后,工程上将减少全站 20% 的装置和大量电缆成本。装置采用独立的两块 CPU 完成开关控制、选相合闸和状态监测功能,满足控制功能的快速性和可靠性要求,另一块 CPU 独自处理监测功能,实现与后台或监测主站的 MMS 通讯,两块 CPU 通过内部通讯,实现数据的共享。

2 一体化高压开关综合智能单元工程系统

一体化高压开关综合智能单元适用于电力系统 110 kV 及其以上电压等级多种分相开关间隔,包含敞开式断路器和组合高压电器,直接或通过过程层网络基于 GOOSE 服务发布采集信息;直接或通过过程层网络基于 GOOSE 服务接收指令,驱动执行器完成控制功能,并具有防误操作功能,通过 MMS 通讯将监测数据传输给监测主站或监控后台。工程系统结构图见图 3。

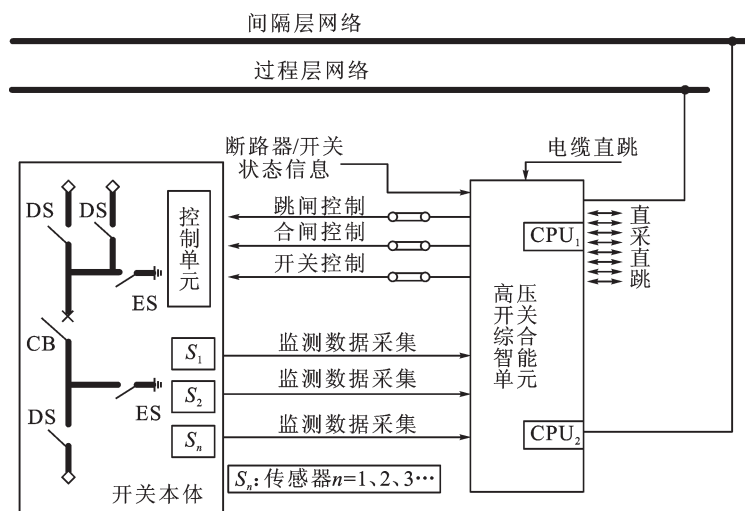


图3 高压开关综合智能单元工程系统图

Fig. 3 Engineering system diagram of high voltage switch integrated intelligent unit

3 装置机箱优化设计

功能集成化后,由于采用双 CPU 设计,且装置插件比较多,电子元器件发热问题严重,针对以上引起密封装置内温度过高问题的原因,改变密封装置散热慢的问题,在一体化高压开关智能单元研制的基础上,将 4U 全宽装置机箱下盖板设计成单层呼吸孔的形式,上盖板设计成上下两层,下层设计有凹形导水槽和隐藏呼吸散热孔,对应开孔部分安装一个不开孔的上层板,隐藏呼吸散热孔下设置金属防尘网,并将上层板和下层板固定在一起,见图 4。并在功率较大和容易发热的器件底部和上部加装导热板和散热片,降低密封装置内的温度,同时在 CPU 工作插件上装有温湿度芯片,实时采集装

置内的温湿度。

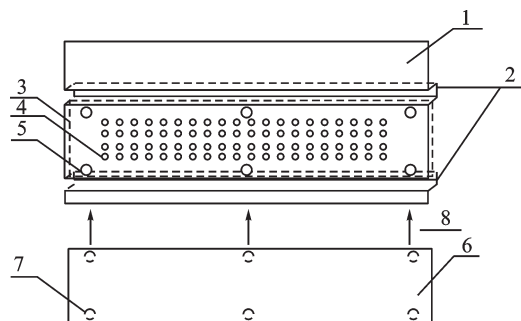


图4 降低装置内部温度盖板设计示意图

Fig. 4 Design diagram of the overplate for reducing the internal temperature of the device

图 4 中:1 为上盖板下层板;2 为凹形导水槽;3 为金属防尘网;4 为隐藏散热呼吸孔;5 为螺孔;6 为

上盖板上层板;7 为卯上螺柱;8 为用上层板卯上的螺柱和下层板螺孔一一对应,用螺母把上层板、下层板、金属防尘网牢靠固定在一起。

实践证明:采用新颖的设计结构和增加导热板散热片,从根源上把发热功率较大器件的热量导出去,增加装置内的热交换,同时增加金属防尘网,使外部冷却空气流入装置进行热交换的同时,也可以

避免灰尘和危险性物质流入装置,保护装置的稳定可靠运行。

4 功能设计

4.1 硬件结构设计

依据一体化高压开关综合智能单元所实现的功能,硬件系统构成图见图 5。

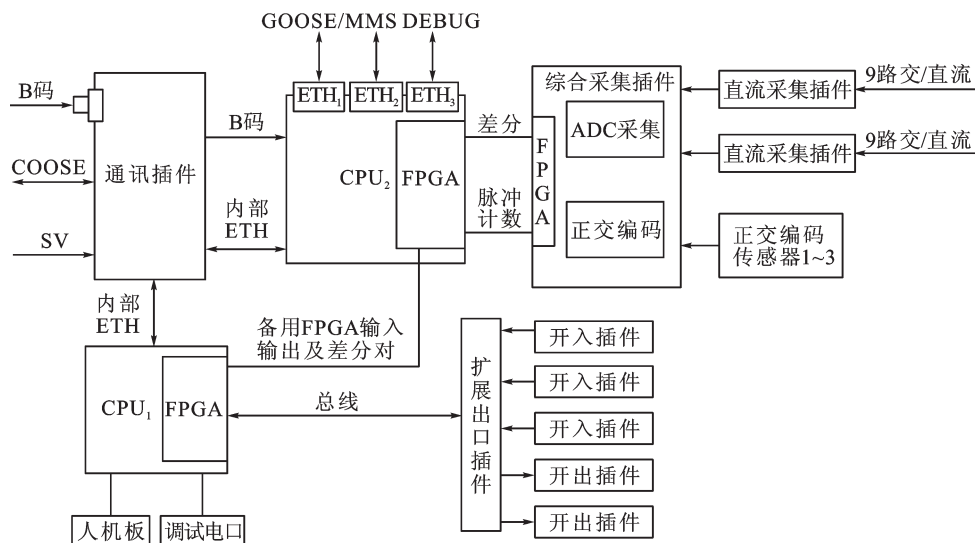


图 5 硬件系统构成图

Fig. 5 Hardware system structure diagram

由 4 部分硬件模块组成,分别是 CPU 硬件模块、NTX 通讯插件硬件模块、综合采集硬件模块及开入开出硬件模块。

CPU 硬件模块,CPU₁ 模块采用以支持强大通信能力的 MPC8377E 为核心处理器,提供两路光串口输入,用于接入 B 码或光秒脉冲,同时提供 2 路光纤以太网口:光口 0 和光口 1,ST 接口,均支持 IEC 61588 对时,另 1 路电网口作为调试配置用,提供一个光脉冲输出的 PPS 测试口。CPU₂ 模块同样采用支持强大通信能力的 MPC8377 为核心处理器^[9-15],光纤以太网口(ETH₁、ETH₂、ETH₃)用于组网和接收控制信息,电气以太网口(调试电口)用于装置测试用。

NTX 通讯插件硬件模块接收合并单元或其他智能设备发送的 SV 采样值,送给 CPU₁ 和 CPU₂ 处理后就地分析使用;同时完成 CPU₁ 和 CPU₂ 之间的 GOOSE 信息交互。

综合采集硬件模块集成 ADC 和正交编码采集功能,支持 9×2=18 路独立的直流采集回路,输入支持 0~5 V 或 4~20 mA,每路输入可以通过直流插件上的对应跳针切换。综合采集插件将 18 路的电压信号,通过滤波处理成为综合采集的电压信号,同时支持采集 3 个正交编码传感器输出的脉冲信号,通过综合采集插件上的 FPGA 采集后送给 CPU₂ 的

FPGA 进行处理。

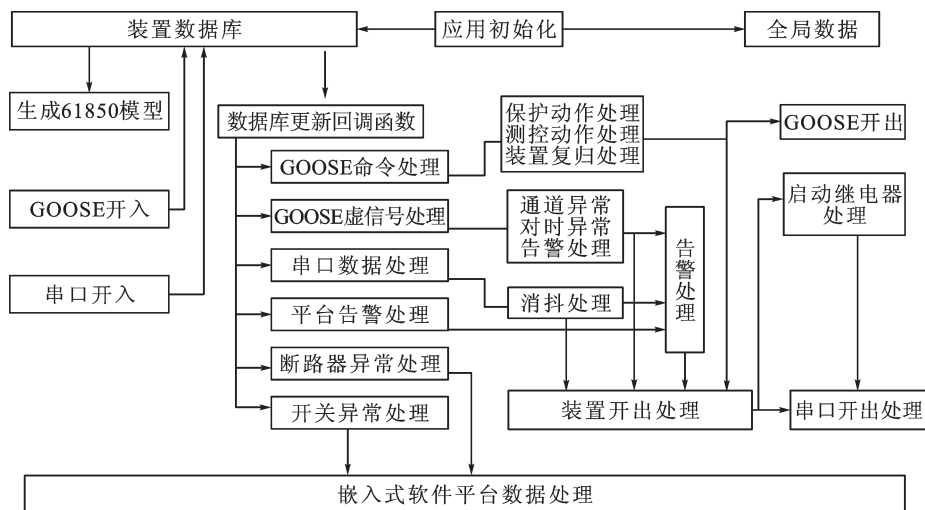
开入开出硬件模块,其中扩展出口插件提供 20 路独立回路的常开触点,可以用于开关的逻辑闭锁、合后信号、重合闸放电信号的出口控制。开入插件提供 63 路开入,分别用于采集开关状态开入及一些特定检修压板、复归开入、逻辑闭锁压板等。每个出口插件提供 11 副独立回路的常开触点,分别用于开关和断路器的控制出口。

4.2 软件设计

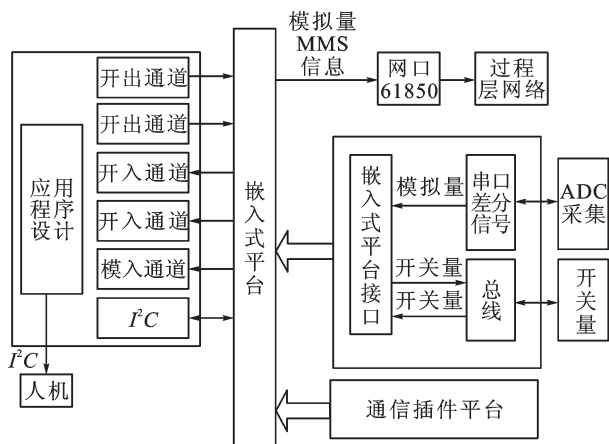
由第 4.1 节中硬件系统构成进行软件模块设计,根据 CPU₁ 所要实现的功能,CPU₁ 软件功能设计分为 4 部分,即嵌入式软件平台设计、CPU-FPGA 高速接口设计,扩展 FPGA 程序(用于开关量状态和控制继电器出口的信号)设计,应用程序设计,各个功能模块及其工作机制流程见图 6。

软件平台主要实现底层驱动、GOOSE 和 SV 双网功能、1588 对时功能,还包括 CPU-FPGA 的接口定义等,CPU-FPGA 程序模块主要实现开关量状态及驱动开关命令的中转处理、B 码对时功能处理。扩展 FPGA 程序实现与 CPU 进行交互,主要实现开关量的采集及其驱动开关控制,应用程序主要处理 GOOSE 的收发及其测控数据的处理等。

CPU₂ 软件模块设计分为嵌入式软件平台设计、

图6 CPU₁ 软件模块框架图Fig. 6 CPU₁ software module frame diagram

FPGA模块设计^[16-17]和应用模块设计3大模块,见图7。软件平台主要实现一些基础功能,主要包括开入通道读取、开出的驱动及其网口功能的实现,还包括与FPGA接口的定义等;FPGA主要实现接收串口信息和扩充I/O口等;应用程序主要实现GOOSE以及MMS开关量信息、模拟量信息的处理、接收和发送,录波信息的应用处理等。ADC采集插件的FPGA软件设计,其通过串口差分信号向CPU传输数据;各个软件模块的实现都要以CPU软件模块为核心来进行功能处理。应用程序设计国内首家在整合型智能组件上实现可视化逻辑编程,控制源代码完全由软件机器人自动生成,正确率达到100%,杜绝了人为原因产生软件错误。所有的控制逻辑由基本的元件和组件组成。

图7 CPU₂ 软件模块框架Fig. 7 CPU₂ software module framework

5 关键技术实现

5.1 通讯模块设计技术

通讯模块主要通过内部光、电网口用于CPU₁

和CPU₂之间的通讯,实现GOOSE、SV等报文的接收和发送功能。通讯模块设计架构图见图8,硬件架构为PHY+FPGA设计,集成了8合一PHY芯片,并且硬件设置为百兆光模式;2个以太网芯片设置为百兆光模式;另外2个以太网芯片设置为百兆电模式;CPU₁和CPU₂通过背板与通讯模块NTX以内部以太网方式连接,见图9。CPU₁插件通过背板以内部以太网口0(简称背板ETH₀)和通讯插件NTX内部以太网口0相连接,CPU₂插件通过背板以内部以太网口1(简称背板ETH₁)和通讯插件NTX内部以太网口1相连接。

5.2 GOOSE和MMS共口技术

在传统的硬件设计中,装置使用的网络通讯的MAC芯片多采用芯片厂家提供的MAC控制芯片实现,MAC控制芯片与处理器之间的接口也各不相同,但芯片与处理器之间的多为总线结构,数据读写为一个通道,数据读写会相互冲突,同时数据发送的时刻也无法精确控制,所以装置采用SV和GOOSE共网口传输方案,需解决两个问题:在GOOSE发送的同时,保证SV发送的均匀性^[18];在保证上一条的同时保证GOOSE接收的时效性。

笔者设计的装置采用FPGA模拟MAC芯片的设计方案,由FPGA直接控制PHY芯片,利用FPGA的并行处理特性实现网络收发全双工,并且采用FPGA模拟MAC功能后,可利用FPGA的实时性实现SV发送时刻的精确控制,共网口的硬件原理图见图10。

5.3 多CPU共享信息交互技术

两块CPU之间需要数据通信和信息交互,见图11。

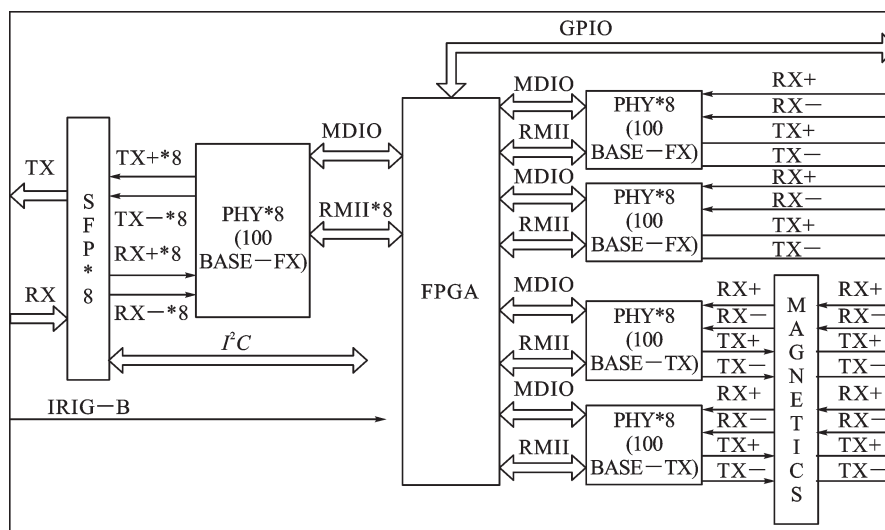


图 8 通讯模块设计架构图

Fig. 8 Communication module design framework diagram

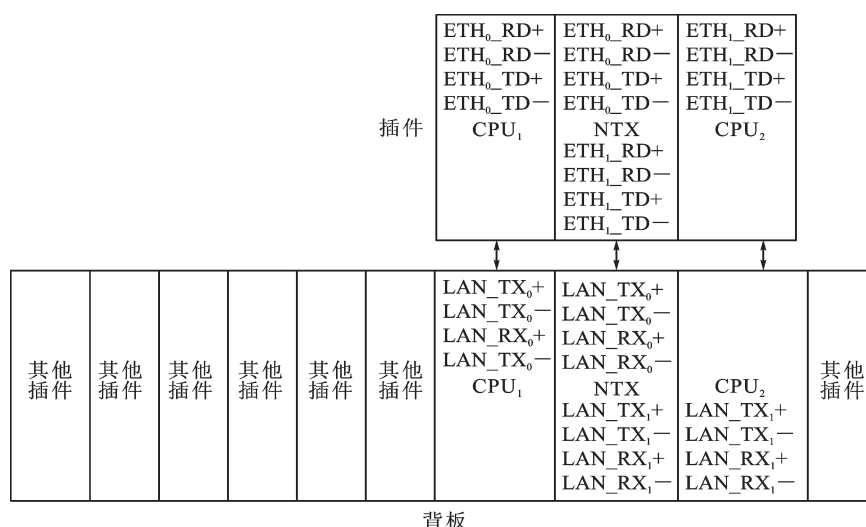


图 9 CPU 间通讯硬件示意图

Fig. 9 Diagram of the communication hardware between CPUs

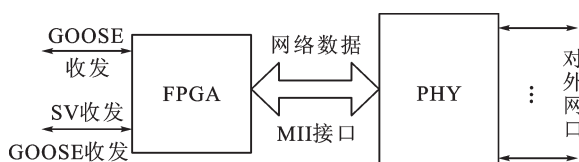


图 10 共网口硬件设计结构图

Fig. 10 Structure diagram of the hardware design of common network port

CPU₂ 需要通过内部以太网网口接收 SV 通道数据、来自外部的 GOOSE(跳合闸命令等)和 CPU₁ 处理的信号;CPU₂ 需要通过内部以太网网口发送信息(状态信息)至 CPU₁, 完成逻辑处理等。通讯插件上设置有 GOOSE 收发端口、SV 接收端口和 B 码对时端口,SV 接收端口用于接收装置外部的 SV 信号,并将其分发给 CPU₁ 和 CPU₂,GOOSE 收发端口用于接收装置外部和 CPU₁ 及 CPU₂ 的 GOOSE 信号并发

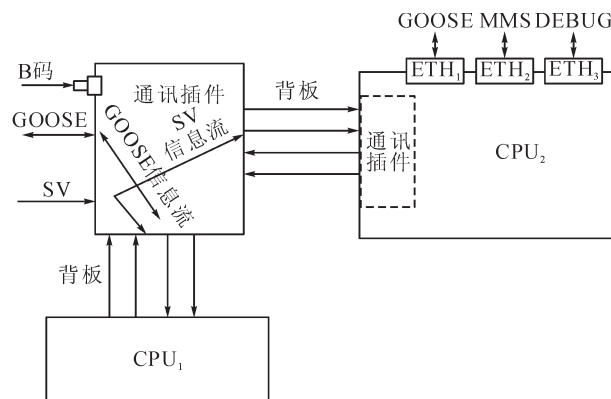


图 11 CPU 间数据通讯和信息交互示意图

Fig. 11 Diagram of the data communication and information exchange between CPUs

送,B 码对时端口用于对装置进行对时,实现 CPU₁ 和 CPU₂ 与通讯插件之间的同步。

5.4 选相合闸技术实现

由于选相合闸用电压采用 SMV 传送,无论是网络传输或直采,对 IED 都存在传输延时,如不采取措施,计算出的相位肯定是滞后于一次波形的^[9]。

当某时刻 CPU₁ 选相合闸模块进入相位计算,见图 12,由于传输延时的影响,此时选相合闸模块中的最新的采样点肯定是滞后于实际的一次电流采样点。实际计算得到的是 A 区域最后一个点相位(1 周波),而不是期望的 B 区域相位(1 周波);期望的 B 区域相位=A 区域相位+ t_1 对应的相位。

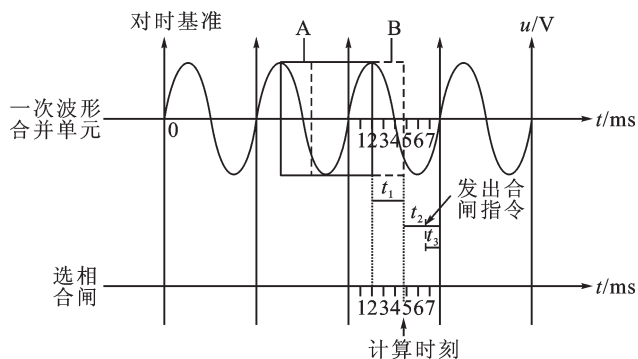


图 12 选相合闸实现原理图

Fig. 12 Phase selection closing realization schematic diagram

选相合闸模块引入与合并单元统一的对时和相同的采样序号,可知道计算时刻与最新采样点的时间差;当得到了当前时刻的相位后,即可得到与下 1 个或下 2 个的过零点的时间 t_2 , 因此发出控制指令时间=计算时刻后推到 t_2 -超前时间 t_3 (出口继电器时间)。

5.5 出口回路双重设计技术

由 CPU₁ 插件连接多个扩展控制插件,CPU₁ 插件通过数据通讯和硬触点共同控制扩展控制插件上的 FPGA 和继电器。见图 13。

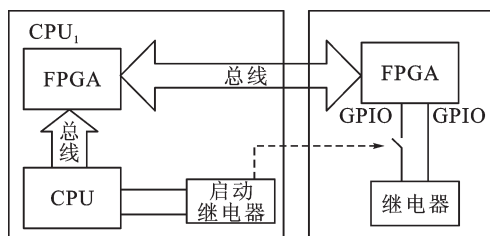


图 13 出口回路双重设计原理图

Fig. 13 Dual design schematic principle of the export circuit

CPU₁ 插件 PowerPC 处理器芯片用于逻辑运算和通过其 2 个管脚控制启动继电器,FPGA 用于与多个扩展控制插件通讯。

扩展控制插件 FPGA 芯片,用于与 CPU₁ 插件

进行数据交互,主要接收 CPU₁ 经逻辑判别后发出的动作命令,FPGA 还通过其多个管脚控制有多个出口继电器。

通过这样的结构设计,可以最大程度的防止某一个硬件元器件损害而导致开关综合智能单元开关控制的误动行为。如 CPU₁ 损坏,可能造成启动继电器误出口,但 CPU₁ 插件与扩展控制插件通过总线连接,经过了多重数据校验机制,因此误发动作报文的几率不可能存在。

5.6 软件可靠设计技术

利用 CPU 处理器的高性能和存储器件大容量硬件条件下,采用双冗余的设计方法,采用双 CPU 处理机制:两套完全独立的数据缓冲区、逻辑处理模块,构架出两路并行的逻辑流程,见图 14,包括数据解析、数据存储、逻辑计算,最终驱动不同的芯片作用于目标元器件。

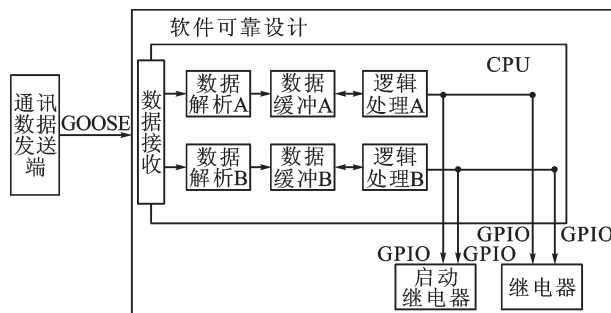


图 14 软件可靠设计技术实现原理图

Fig. 14 Software reliability design technology realization principle diagram

两份数据分别进去两个逻辑计算流程,并且这两个流程可以采取完全相同判据的逻辑处理,也可以采取不同判据的逻辑处理。

6 功能测试

6.1 断路器跳闸动作时间测试

该次测试依照一体化高压开关综合智能单元企业标准,利用 DRT-802 数字化继电保护测试仪,对断路器跳闸动作时间进行了测试,装置接收到 GOOSE 跳闸命令后,驱动出口继电器动作,测试的跳闸时间数据见表 1。由表 1 中数据可知,断路器跳闸动作时间 ≤ 4 ms(包括继电器固有时间),满足智能变电站智能终端检测规范中智能终端收到保护跳闸命令后到开出硬接点的时间应 ≤ 7 ms 的技术要求^[20]。

6.2 选相合闸功能测试

采用模拟量输出单元提供模拟量输出,合并单元将采集的模拟量信息打包成 SV 数据并发给一体

表 1 开关综合智能单元跳闸时间数据
Table 1 Switch integrated intelligent unit

tripping time data				ms
跳闸相	1次	2次	3次	平均
跳 A	3.70	3.57	3.51	3.59
跳 B	3.44	3.44	3.38	3.42
跳 C	3.51	3.44	3.57	3.50

化高压开关综合智能单元;选相合闸模块计算出合适的合闸相位,并在特定的时间内发送,驱动出口继电器触点闭合;录波器对模拟量数据和数字量录波并存储,通过对一体化高压开关综合智能单元选相合闸功能的测试,查看对比录波器所录的波形,见图 15,可以计算出口继电器触点闭合时间和三相正弦波信号过零点时间的差值,得出选相合闸的精度,见表 2。

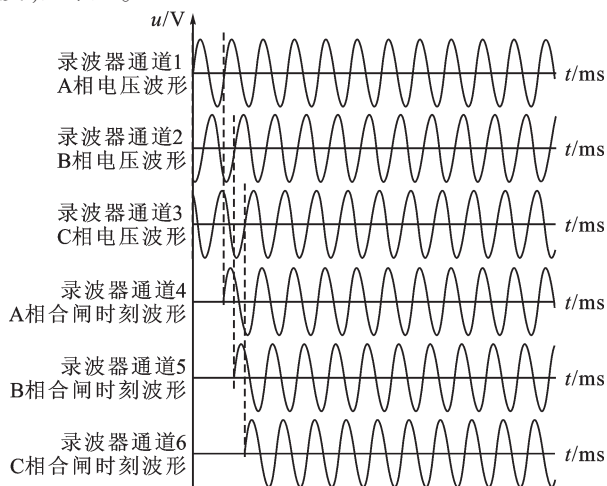


图 15 选相合闸功能测试波形

Fig. 15 Phase selection closing function test waveform

表 2 选相合闸精度测试表

Table 2 The precision test table of phase

selection closing				ms
合闸相	1次	2次	3次	平均
合 A	0.094	0.106	0.058	0.086
合 B	0.038	0.025	0.026	0.029
合 C	0.062	0.025	0.045	0.044

从表 2 可以看出,测试结果完全满足断路器选相合闸精度误差 $\leq \pm 18^\circ$ (即 ± 1 ms)的精度要求。

6.3 触头行程监测功能测试

研制的一体化高压开关综合智能单元在 500 kV 电压等级 GIS(SF₆ 气体绝缘全封闭配电装置)监测项目现场通过了测试,文中使用高压开关综合测试仪作为标准测试仪。以触头行程监测功能为例来说明,一体化高压开关综合智能单元和测试仪的合闸录波波形见图 16。图 16 中上部分是一体化高压开

关综合智能单元装置的录波波形,下部分是测试仪的录波波形。分合闸时开关综合智能单元与测试仪的测试数据对比见表 3,以高压开关测试仪记录为标准数据,从表 3 中误差计算可以看出,行程时间曲线的时间和幅值测量不确定度误差不超过 1%,满足《高压设备智能化技术导则》中“行程时间曲线的时间和幅值测量不确定度应满足诊断要求”的要求^[2]。

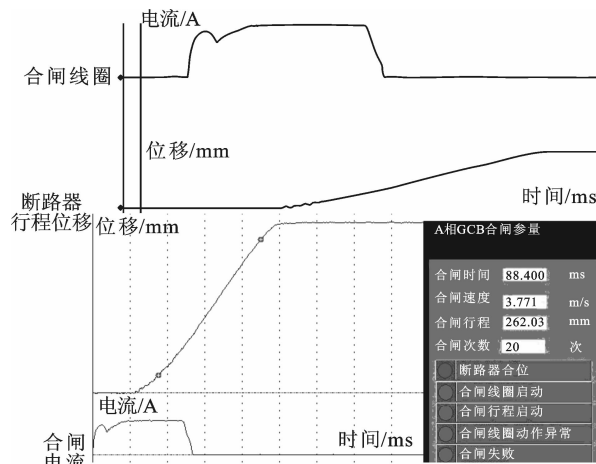


图 16 开关综合智能单元与开关测试仪合闸波形

Fig. 16 Integrated intelligent switch unit and switch tester switching waveform

表 3 开关综合智能单元与标准测试仪测试对比

Table 3 Comparison between the switch integrated intelligent unit and the standard test instrument

行程参数		机构监测装置测试数据	高压开关测试仪测试数据	误差/%
合闸	行程	262.03 mm	260.00 mm	0.7
	速度	3.77 m/s	3.78 m/s	0.3
	时间	88.40 ms	88.10 ms	0.3
分闸	行程	261.02 mm	260.00 mm	0.4
	速度	16.19 m/s	16.17 m/s	0.1
	时间	17.40 ms	17.30 ms	0.6

7 结语

一体化高压开关综合智能单元的研制,把一些有共同特性功能的单独 IED 整合在一起,节省了一定的硬件资源,在保证可靠性的前提下,一体化高压开关综合智能单元集成了开关控制 IED、选相合闸 IED 和断路器监测 IED 全部功能,功能的更加集中能有效地减少对户外柜空间占用率、减少了设备之间的互联成本和互联错误率。经过测试,一体化高压开关综合智能单元功能、性能、指标都完全满足预期要求。并且选相合闸功能使断路器在对自身和系统冲击最小的情况下合闸,将显著提高断路器

的使用寿命和电力系统的稳定性。同时装置已配合中国电科院科技项目《开关设备选相合闸控制 IED 仿真测试系统》完成选相合闸精度的测试。

参考文献:

- [1] 章书剑. 智能变电站智能终端的研究[D]. 合肥:合肥工业大学,2012.
ZHANG Shujian. The research of intelligent terminal in smart substation[D]. Hefei:Hefei University of Technology, 2012.
- [2] 李刚,王晓锋,周水斌,等. 一种智能变电站断路器状态监测方案[J]. 电力系统保护与控制,2010,38(14):140-143.
LI Gang, WANG Xiaofeng, ZHOU Shuibin, et al. Design scheme of circuit breakers state monitoring in intelligent substation[J]. Power System Protection and Control, 2010, 38(14):140-143.
- [3] 黄新波,王霄宽,方寿贤,等. 智能变电站断路器状态监测 IED 设计[J]. 电力系统自动化,2012,36(22):95-99.
HUANG Xinbo, WANG Xiaokuan, FANG Shouxian, et al. Design on status monitoring IED of circuit breaker for smart substation[J]. Automation of Electric Power Systems, 2012, 36(22):95-99.
- [4] 须雷,李海涛,王万亨,等. 智能变电站中断路器选相控制技术应用研究[J]. 高压电器,2014,50(11):63-68.
XU Lei, LI Haitao, WANG Wanting, et al. Application research on the technology of CB phase-controlled in smart substation[J]. High Voltage Apparatus, 2014, 50(11):63-68.
- [5] 包伟,李刚,白申义,等. 新一代整合型变压器智能组件的研制[J]. 高压电器,2014,50(7):94-99.
BAO Wei, LI Gang, BAI Shenyi, et al. Development of a new generation of integrated transformer intelligent components[J]. High Voltage Apparatus, 2014, 50(7):94-99.
- [6] 中国电力科学研究院. 新一代智能变电站全站信息流方案[Z]. 北京:中国电力科学研究院,2013.
China Electric Power Research Institute. New generation of intelligent substation station information flow scheme[Z]. Beijing:China Electric Power Research Institute, 2013.
- [7] 黄新波,王列华,唐书霞,等. 智能变电站开关柜综合状态监测 IED 设计[J]. 中国电力,2014,47(2):84-89.
HUANG Xinbo, WANG Liehua, TANG Shuxia, et al. Design of IED for switch cabinets' comprehensive status monitoring in smart substations[J]. Electric Power, 2014, 47(2):84-89.
- [8] 齐昕,张育臣,唐喜,等. 基于 IEC 61850 的配网成套开关状态监测系统研制[J]. 电力系统保护与控制,2015,43(6):109-114.
QI Xin, ZHANG Yuchen, TANG Xi, et al. Development of distribution network switchgear condition monitoring system based on IEC 61850[J]. Power System Protection and Control, 2015, 43(6):109-114.
- [9] MPC8377E power QUICC II pro processor hardware specifications[S].2009.
- [10] Power QUICC II design checklist for power QUICC II Pro(MPC837x) devices[S].2009.
- [11] 刘丽君,贺占庄,李灏. 基于 PowerPC 的嵌入式系统硬件设计[J]. 计算机技术与发展,2008,18(2):251-253.
LIU Lijun, HE Zhanzhuang, LI Hao. Hardware design of embedded system based on PowerPC processor[J]. Computer Technology and Development, 2008, 18(2):251-253.
- [12] Freescale Semiconductor. MPC7410 RISC microprocessor user's manual[M]. USA: Freescale Semiconductor, 2002.
- [13] Tundra Semiconductor Corporation. Tsi107 hardware specifications[M]. Ottawa: Tundra Semiconductor Corporation, 2005.
- [14] Intel Corporation. 82559 fast ethernet multifunction PCI/ CardBus controller[M]. USA: Intel Corporation, 2005.
- [15] MOUBRAY J. Reliability-centered maintenance[M]. Second Edition. USA: Industrial Press Inc, 1997:53-80.
- [16] 任颖新. 基于 FPGA 的嵌入式系统应用研究[D]. 西安:西安电子科技大学,2010.
REN Yingxin. Application research of embedded system based on the FPGA[D]. Xi'an: Xidian University, 2010.
- [17] 任爱锋,初秀琴. 基于 FPGA 的嵌入式系统设计[M]. 西安:西安电子科技大学,2004.
REN Aifeng, CHU Xiuqin. Design of embedded system based on FPGA[M]. Xi'an: Xidian University, 2004.
- [18] 李宝伟,文明浩,李宝潭,等. 新一代智能变电站 SV 直采和 GOOSE 共口传输方案研究[J]. 电力系统保护与控制,2014,42(1):96-101.
LI Baowei, WEN Minghao, LI Baotan, et al. Research of the scheme for SV direct sampling and GOOSE transmit in the same port in new generation smart substation[J]. Power System Protection and Control, 2014, 42(1):96-101.
- [19] 周水斌,李刚,闫志辉,等. 智能变电站用选相合闸装置的研究[J]. 高压电器,2011,47(11):1-5.
ZHOU Shuibin, LI Gang, YAN Zhihui, et al. Study of phase-selection controller for smart substation[J]. High Voltage Apparatus, 2011, 47(11):1-5.
- [20] 国家电网公司. Q/GD W 11286—2014 智能变电站智能终端检测规范[S]. 北京:中国电力出版社,2015.
China State Grid Corp. Q/GD W 11286—2014 Test specification for smart terminal in smart substation[S]. Beijing: China Electric Power Press, 2015.
- [21] 国家电网公司. Q/GD W/Z 410—2010 高压电气设备智能化技术导则[S]. 北京:中国电力出版社,2010.
China State Grid Corp. Q/GD W/Z 410—2010 High voltage electrical equipment intelligent Technology guides[S]. Beijing: China Electric Power Press, 2010.

- Electric Power, 2011, 33(4): 271-273.
- [8] 高亚栋, 杜斌, 张颖, 等. 110 kV 长线供电系统的过电压研究[J]. 高压电器, 2004, 40(1): 14-16.
GAO Yadong, DU Bin, ZHANG Ying, et al. Study on the overvoltage for 110 kV power supply system with a long line[J]. High Voltage Apparatus, 2004, 40(1): 14-16.
- [9] 杨帆, 刘玮, 干建伟. 高压电力电缆线路参数测量比较分析[J]. 四川电力技术, 2008(8): 87-89.
YANG Fan, LIU Wei, GAN Jianwei. The comparative analysis on parameter measure of the high voltage power cable line[J]. Sichuan Electric Power Technology, 2008(8): 87-89.
- [10] DL/T 5221—2005 城市电缆线路设计技术规定[S]. 2005.
DL/T 5221—2005 Technical rules for design of urban power cable lines[S]. 2005.
- [11] DL/T 401—2002 高压电缆选用导则[S]. 2002.
DL/T 401—2002 The guide for choice?high voltage cable [S]. 2002.
- [12] GB/Z 18890.1—2002 220 kV 交联电缆试验方法和要求[S]. 2002.
GB/Z 18890.1—2002 The test method and require of 220 kV XLPE power cable[S]. 2002.
- [13] IEC 60840:2004 为使额定电压大于 30 kV ($U_m=36$ kV) 小于等于 150 kV ($U_m=170$ kV) 而采用的挤包绝缘电源电缆及其配件的试验方法和要求[S]. 2004.
IEC 60840:2004 Power cables with extruded insulation and their accessories for rated voltages above 30 kV ($U_m=36$ kV) up to 150 kV ($U_m=170$ kV) test methods and requirements[S]. 2004.
- [14] 王进, 刘军, 吴华喜. 防止高压单芯电缆外护套故障的一些对策[J]. 高电压技术, 2004, 30(z1): 97-98.
WANG Jin, LIU Jun, WU Huaxi. Countermeasures to prevent the troubles with the outer sheaths of high voltage single-core cables[J]. High Voltage Engineering, 2004, 30(z1): 97-98.
- [15] 王晓彤, 林集明, 陈葛松, 等. 广东—海南 500 kV 海底电缆输电系统电磁暂态研究[J]. 电网技术, 2008, 32(12): 6-11.
WANG Xiaotong, LIN Jiming, CHEN Gesong, et al. Electromagnetic transient analysis of 500 kV submarine cable transmission system from Guangdong to Hainan[J]. Power System Technology, 2008, 32(12): 6-11.
- [16] 姚金霞. 从一起电缆故障谈超高压电缆金属护套的接地方式[J]. 高电压技术, 2004, 30(s1): 48-49.
YAO Jinxia. Disussion on the grounding mode of able sheath based on a power able fault[J]. High Voltage Engineering, 2004, 30(s1): 48-49.
- [17] 牛海清, 王晓兵, 蚁泽沛, 等. 110 kV 单芯电缆金属护套环流计算与试验研究[J]. 高电压技术, 2005, 31(8): 15-17.
NIU Haiqing, WANG Xiaobing, YI Zepei, et al. Study on circulating current of 110 kV single-core cable[J]. High Voltage Engineering, 2005, 31(8): 15-17.
- [18] 姚翔, 陈林, 李海生. 高压交联电缆及附件的现场变频谐振试验[J]. 高电压技术, 2005, 31(11): 61-62.
YAO Xiang, CHEN Lin, LI Haisheng. On-site variable frequency resonance test for HV XLPE power cable and accessories[J]. High Voltage Engineering, 2005, 31(11): 61-62.
- [19] 刘玮, 肖勇. 220 kV 交联超长电缆现场交流耐压试验[J]. 高电压技术, 2008, 34(4): 831-832.
LIU Wei, XIAO Yong. The AC voltage withstand test of 220 kV XLPE long power cable on-site[J]. High Voltage Engineering, 2008, 34(4): 831-832.
- [20] 邓星, 蒙绍新, 尹项根, 等. 多回并联电缆线路参数的不对称性分析[J]. 高电压技术, 2010, 36(12): 3119-3124.
DENG Xing, MENG Shaoxin, YIN Xianggen, et al. Analysis on asymmetry of sequence parameters for parallel multi-circuit cables [J]. High Voltage Engineering, 2010, 36(12): 3119-3124.

戚革庆(1968—), 男, 高级工程师, 从事电力系统过电压、绝缘、电气试验方面的研究及相关技术监督工作。

(上接第 154 页)

白申义(1982—), 男, 工程师, 从事智能变电站过程层智能设备研发工作。

李刚(1979—), 男, 高级工程师, 主要研究方向为数字化变电站过程层智能设备。

王晓锋(1977—), 男, 工程师, 从事智能变电站过程层设

备研发工作。

樊占峰(1974—), 男, 高级工程师, 从事电力系统继电保护与控制领域技术研究与产品研发工作。

杨超(1984—), 女, 工程师, 主要研究方向为数字化变电站过程层智能设备。